

Uppsala Universitet  
Signaler and System  
Kontaktperson: Tomas Olofsson: 0702/99 38 55

**Tentamen 1TE717,  
Digitalteknik och elektronik, 31 juni 2016**

Polacksbackens skrivsal, 14:00 - 19:00.

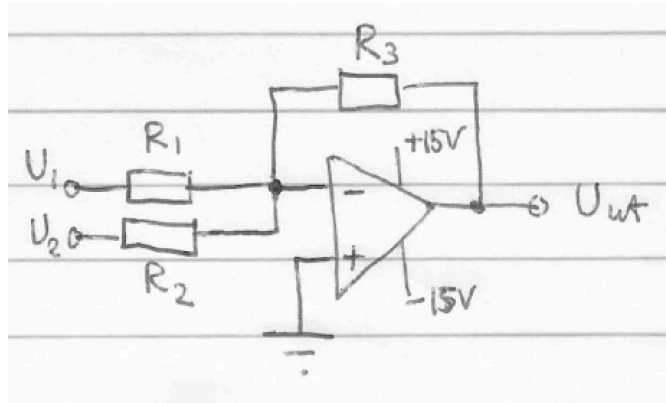
Denna tentamen består av två delar, A och B. *För godkänt på tentan krävs godkänt på A-delens alla uppgifter. Grovt sett innebär det att ni måste ha minst 50% på varje uppgift. Viktigast dock att det tydligt framgår att ni förstår vad ni gör.* Om A-delen är godkänd så sätts betyget baserat av summan av A- och B-delens totalpoäng. Eventuella bonuspoäng från labbar och projekt fördelas ut på de uppgifter som ligger närmast ämnesmässigt. Notera att man via sådana bonuspoäng inte kan nå mer än maxpoäng på en viss uppgift. Notera också att om du underkänns på endast en A-delsuppgift så erbjuds du att komplettera muntligt maximalt två gånger (tid ej bestämt). Denna munta kommer inte att ge extra poäng vid sammanräkning för betygsbestämningen.

Hjälpmedel: Mathematics Handbook, Physics handbook, egenhändigt skriven formelsamling (2 sidor A4), miniräknare

## Del A

1. (4p) Betrakta den logiska funktionen  $f(x_3, x_2, x_1, x_0) = \sum(2, 4, 10, 11, 13, 15) + d(0, 6)$  där  $d(\dots)$  representerar "don't care-termer". Designa ett kombinatoriskt nät på minimal SP-form som implementerar denna logiska funktion. Rita explicit ut det motsvarande grindnätet.
2. (5p) En vanlig 4-bitars räknare löper genom tillstånden  $(q_3, q_2, q_1, q_0) = (0000), (0001), (0010), \dots, (1111), (0000)$ , dvs räknaren stegar igenom de binära talen 0 till 15 och börjar sedan om från 0. Din uppgift består här i att skapa en 4-bitars räknare som har en insignal (flagga),  $x$ . Om  $x = 0$  ska räknaren uppdateras ett steg per klockcykel, precis som ovan, men om  $x = 1$  ska räknaren uppdateras två steg per klockcykel. Insignalen ska kunna ändras klockcykel för klockcykel. Utför de inledande stegen i en design av sekvenskrets som implementerar den önskade funktionen.. Redovisa tillståndsdigram och ta fram de logiska funktioner, på minimal form, som behövs för att räkna ut nya tillstånd. Du behöver dock inte rita upp grindnäten som behövs för att realisera kretsen.
3. Betrakta kretsen i figur 1 nedan. Sätt  $R_1 = R_2 = 2 \text{ k}\Omega$  och  $R_3 = 10 \text{ k}\Omega$ .
  - (a) (3p) Vilken blir utspänningen  $U_{ut}$  om insignalerna är  $U_1 = 0.5 \text{ V}$  respektive  $U_2 = 1 \text{ V}$ ? Ange och motivera de formler du använder.
  - (b) (2p) Vilken ström går genom motståndet  $R_3$  under de förutsättningar som anges i (a)? Ange både storlek och riktning.

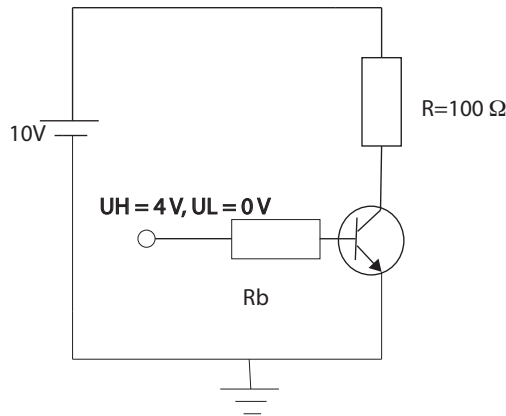
- (c) (1p) Anta nu att den lägre matningsspänningen ändras från -15 V till 0 V. Övriga förutsättningar i uppgiften är samma som tidigare. Beskriv kortfattat hur detta påverkar värdet på utsignalen. Gör en ungefärlig uppskattning av vilken spänning du kommer att få ut. Motivera.



Figur 1: Den krets som omnämns i uppgift 3 i A-delen.

4. (a) (3p) Två identiska lysdioder, båda med ett spänningsfall på 1.5 V vid den önskade strömmen 15 mA, ska ligga i serie och drivas av en spänning på 5 V. Vilket motstånd behövs läggas i serie med dioderna för att dioderna ska erhålla rätt spänning och ström?
- (b) (4p) I figur 2 visas en uppkoppling med en NPN-transistor som vi vet har strömförstärkningsfaktor  $h_{FE} = \beta = 100$  och vars bas är ansluten till en styrsignal,  $U$ , som kan anta värdet  $UH = 4$  V (hög) och  $UL = 0$  V (låg). Vi ska använda uppkopplingen som en switch och väljer därför att bottena transistoren när  $U$  är hög, vilket innebär att basströmmen inte ska fungera som en begränsande faktor för strömmen mellan kollektor och emitter.
  - i. Vilken ström flyter genom resistorn  $R$  då transistoren är bottenad?
  - ii. Vilket är det största värde vi kan sätta på  $Rb$  för att vi ska uppfylla villkoret att transistoren är bottenad vid hög styrsignal?
5. (4p) Besvara maximalt *tre* av nedanstående frågor. Poäng kommer att ges baserat på de två bästa uppgifterna.<sup>1</sup>
  - (a) Redogör kortfattat för vad pulsbreddsmodulering, eng. pulse width modulation (PWM), är och vad det kan användas till.
  - (b) De vanliga digitala komponenterna vi stöter på i labbet ger spänningar (hög eller låg) som utsignal. Två andra typer av utgångar är (i) *three state* och (ii) *open collector*. Redogör kortfattat på vilket sätt dessa fall, (i) och (ii), skiljer sig från de vanliga utgångarna och förklara i vilket/vilka sammanhang man kan ha nytta av dem.

<sup>1</sup>Detta innebär att du kan välja att svara på endast två om du är säker på din sak och vill spara tid.

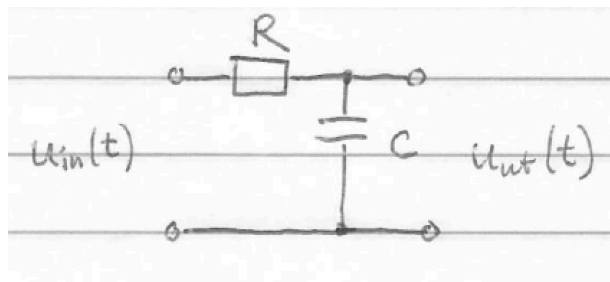


Figur 2: Den krets som omnämns i uppgift 4b i A-delen.

- (c) Förklara vad en s.k. H-brygga är och hur den är uppbyggd. I vilket sammanhang används den?
- (d) Om man kopplar in en mekanisk switch (tex en tryckknapp) till en digital ingång på en enkortsdator, tex en Arduinon, så kan man uppleva problem med s.k. "studsning" (eng. bouncing) som kan göra att en knapptryckning tolkas som två eller flera av datorn. Ge två förslag på hur man kan avhjälpa problemet, varav en av metoderna ska vara baserad på hårdvara.
- (e) Redogör kortfattat för två olika sätt att konstruera AD-omvandlare (eng. förkortning ADC). Peka ut för- och nackdelar med de olika metoderna.
- (f) Gör en kortfattad jämförelse mellan de seriella protokollen I2C och SPI. Red speciellt ut hur adressering av olika (slav)enheter skiljer sig åt.

## Del B

1. Betrakta kretsen i figur 3. Värdena på resistans och kapacitans är  $R = 1 \text{ k}\Omega$  respektive  $C = 1,6 \text{ }\mu\text{F}$ . Anta att insignalen till kretsen är  $u_{in}(t) = \cos(2000\pi t)$ , dvs en växelspanning med frekvens 1000 Hz och amplitud 1 V.
  - (a) (3p) Utnyttja teorin för växelspanningar och impedanser för att räkna ut utsignalen  $u_{ut}(t)$ .
  - (b) (2p) Kretsen kan användas som ett s.k. lågpassfilter (LP-filter), dvs det låter låga frekvenser passera medan höga dämpas ut. Den s.k. brytfrekvensen för ett LP-filter brukar definieras som den frekvens där amplitudförstärkningen sjunkit till  $1/\sqrt{2}$  i förhållande till filtrets maxförstärkning. Vilken är brytfrekvensen för filtret i figuren? Var tydlig med vilken enhet du anger frekvensen i.
  - (c) (1p) Anta att du ska mäta utsignalen, tex med en ADC, men att amplituden på utsignalen är för stor för mätområdet. Du kommer fram till att du behöver halvera amplituden. Ge ett förslag på hur du kan göra detta. Din lösning får inte orsaka andra förändringar än att du skalar om utsignalen med en faktor 1/2. (Brytfrekvensen ska tex bibehållas).



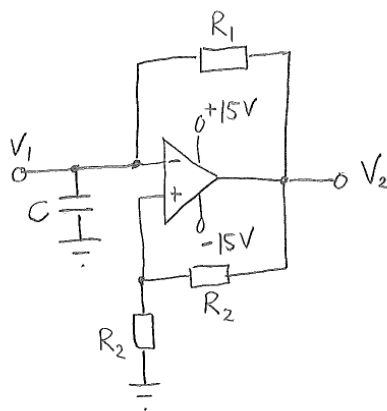
Figur 3: Den krets som omnämns i uppgift 2 i B-delen.

2. Betrakta återigen den logiska funktionen som ges i uppgift A1.
  - (a) (3p) Om du löste A1 (dvs minimal SP-form) korrekt så kommer du med största sannolikhet ha ett potentiellt problem med s.k. kapplöpning (ibland även kallat *hazard*). Redogör kortfattat vad detta problem består i. Ge dessutom ett förslag på ett kombinatoriskt grindnät som implementerar den logiska funktionen i A1 men som undviker kapplöpningsproblemet.
  - (b) (2p) Implementera den logiska funktionen  $f$  i uppgift A1 på minimal PS-form istället.
3. (5p) Betrakta kretsen i figur 4. Komponentvärdena är  $R_2 = 10 \text{ k}\Omega$ ,  $C = 100 \text{ }\mu\text{F}$  och  $R_1$  som en fri parameter. Observera att  $R_2$  återfinns på två ställen i kretsen. Red ut vad kretsen gör! Speciellt, rita ut hur potentialerna i punkterna  $V_1$  och  $V_2$  varierar över tid<sup>2</sup> och red ut hur kurvornas utseende beror av värdet på  $R_1$ . Ledning: Trots den negativa återkopplingen så kan du för denna krets inte utgå från att  $U_+ = U_-$ .<sup>3</sup>

Lycka till!

<sup>2</sup>Notera att du inte ska betrakta  $V_1$  som en insignal, det är endast en tänkt mätpunkt.

<sup>3</sup>Detta har med att göra att vi även har en positiv återkoppling.



Figur 4: Den krets som omnämns i uppgift 3 i B-delen.